



PATENT ABSTRACTS OF JAPAN

(11)Publication number: 10294711

(43)Date of publication of application: 04.11.1998

(51)Int.Cl.

H04J 11/00

(21)Application number: 09103156

(22)Date of filing: 21.04.1997

(71)Applicant:

(72)Inventor:

JISEDAI DIGITAL TELEVISION HOSO SYST KENKYUSHO:KK

NOGAMI HIROSHI

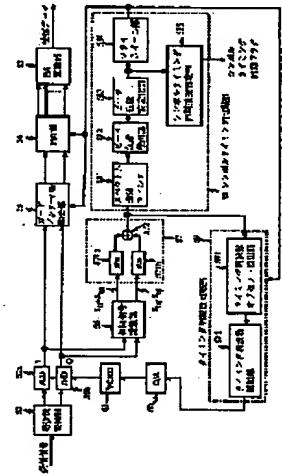
TSURUGA SADA0

(54) OFDM DEMODULATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To correctly demodulate an orthogonal frequency division multiplex(OFDM) system in a system, where timing frequency synchronization and symbol timing synchronization are accurately and stably conducted even under noisy environment.

SOLUTION: A correlation signal calculating section 56 obtains a correlation signal from an OFDM reception signal a peak signal with a transmission symbol period T_s produced from the correlation signal is given to a spectral emphasis filter 581 that passes well a signal with a frequency $1/T_s$ and frequencies of an integral multiple of the frequency $1/T_s$, a peak position detection section 582 detects its peak position, a peak position stabilizing section 583 makes the peak position stable, and flywheel section 584 that generates a symbol timing synchronization signal is controlled by a stabilized position signal. Furthermore, a timing frequency offset detection section 591 employs an FIR filter, whose center tap coefficient is 0 and whose tap coefficients at the left/ right symmetrical positions are equal in absolute values and mutually opposite in sign to eliminate deviations in the timing frequency synchronization.



LEGAL STATUS

[Date of request for examination]

21.04.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2883866

[Date of registration]

05.02.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

構成されるOFDM信号を入力し、このOFDM信号をアナログデジタル変換部でサンプリングし、ガードインターバルの除去部でガードインターバルを除去して有効シンボルのみを取り出した後、高速離散フーリエ変換による各サブキャリアに対応した受信デジタル変換部でOFDM復調を置いて、前記アナログデジタル変換部でサンプリングされたOFDM信号の有効シンボル時域に拡張して、その基座直後の信号の相関をとって相関信号を求める相関算部と、この相関算部から出力される相関信号に基づいて前記アナログデジタル変換部でサンプリングされたOFDM信号から前記有効シンボルを取り出すためのシンボルタイミング推定部を発生するシンボルタイミング推定部と、前記相関信号と前記シンボルタイミング推定部に基づいて前記アナログデジタル変換部のサンプリングタイミングを制御するシンボル同期部と、前記相関信号を入力して1/Ts並びにその整数倍の周期を通過させ、それ以外の周波数を抑制する周波数特性を有するスペクトル強調フィルタを備え、このフィルタ出力のピーク位置からシンボルタイミングを検出することで、ピーク位置検出の精度成分による影響を軽減し、シンボルタイミングを良好に行うようにしている。

【0026】(2) (1)の構成において、前記ステップ14に強調フィルタは、少なくとも、前記OFDMの1伝送シンボル時間長と、分の遅延メモリ素子を有する遅延整形フィルタと、遅延整形フィルタの出力をM（但しM>0）伝送シンボル時間（MTs）毎に出力し、かつ、その出力原理に、前記遅延整形フィルタの遅延メモリ素子をリセットするリセット手段とを備えることで実現している。

【0027】(3)1伝送シンボルの時間長がTsであ
り、かつ、該1伝送シンボルが有効シンボルと無効シン
ボルの一部分と同一内容を有してなるガードインテ
ンサルとから構成されるOFDM信号を入力し、このO
FDM信号をアナログ変換部でガードインテナルを
除去して有効シンボルのみを取り出した後、高速離散フ
ーリエ変換により各サブキャリアに対応した受信データ
を抽出するOFDM復調装置において、前記アナログ
変換部でサンプリングされたOFDM信号を右
記シンボル時間間隔に基づいて、その逐逐後の相四放
射をとって相四信号を生成する相四復調部と、この相四放
射部から出力される相四信号に基づいて前記アナログ
変換部でサンプリングされたOFDM信号から
前記有効シンボルを取り出すためのシンボル同期部と、前記
同期部を発生するシンボルタイミング同期部と、前記
相四信号と前記シンボルタイミング同期部に基づいて
前記アナログ変換部のサンプリングタイミング
を制御するタイミング同期部とを具備し、前記

シンボルトタリミインク同期部は、前記田間信号を入力して、そのピーク位置を検出するピーク位置検出部と、このピーク位置検出部で検出されたピーク位置を安定化させるピーク位置安定化部とを備えるようにして、検出されたピーク位置が大きく揺らぐことを防いでいる。

【0028】(4)。(3)の構成において、さらに、前記シンボルタイミング制御部内には、前記ピーク位置安定化部、前記ピーク位置抽出部、および一方から出力されるピーク位置信号を入力し、現在のピーク位置信号とされるピーク位置信号を比較して、現在のピーク位置信号が前記ピーク位置の中心であるか否かを判定し、同一であれば、シンボルタイミング同期捕捉フラグを第1レベルにし、同一でなければ、前記シンボルタイミング同期捕捉フラグを第2レベルにする。シンボルタイミング同期捕捉フラグを備えることにより、シンボルタイミング同期捕捉完了が識別できるようにしている。

【0029】(5) (4)の構成において、前記タイム
フラグが前記第1のレベルに該当した場合、かつ、前記
シンボルタイムミミング位置は、前記シンボルタイム
ミミング位置検出部が完了していない状態で、タイミ
ング周波数オフセット抽出部が生じたピーク位置にお
いて全く誤ったタイムミミング周波数オフセット信
息を出力することにより、出力品質の悪化を保持す
ることで、ピークの場合には、出力品質の悪化を保持
することで、ピークの場合には、出力品質の悪化を
保持することで、ピークの場合には、出力品質の悪
化を保持することで、ピークの場合には、出力品質
の悪化を保持することで、ピークの場合には、出力
品質の悪化を保持することで、ピークの場合には、
出力品質の悪化を保持することで、ピークの場合
には、出力品質の悪化を保持することで、ピークの
場合には、出力品質の悪化を保持することで、ピー
クの場合には、出力品質の悪化を保持することで、

[illegible]

イミミシング周波数オフセット抽出部を備え、前記選択巡回形ファイルタは、前記タップの係数がその中心においてで、かつ、左右対象位置において絶対値が等しい近いうにしている。

[illegible]

【0032】
【発明の実施の形態】以下、図1乃至図11を参照して本発明の実施の形態を詳細に説明する。図1は、本発明に係る第1の実施形態におけるOFDM復調装置の構成を示すブロック図である。このOFDM復調装置は、周波数変換部51、A/D変換部52a、52b、ガードインターバル除去部53、FFT部54、P/S変換部55、和周波信号部56、和周波信号処理部57、シンボルタイム同期部58、タイム同期部59、周波数同期部60、VCO（電圧制御型発振器）61から構成されている。

【0033】 図1において、本発明のOFDM伝送装置100には、図13に示したOFDM伝送装置から伝送路へ送出される、受信側のOFDM伝送装置によって受信された信号が、フィードバックされる。受信側のOFDM伝送装置は、受信信号として、周波数変換部51によって対応するサブキャリア上の信号が、A/D変換部52a、52bによりサンプリングされてデジタルのベ

—スバンド信号（I及VQ）となる。”

【0034】このサンプリングされたベースバンド信号
は、ガードインターバル除去部53によってOFDM信
号の各伝送シンボルからガードインターバル部分が除去
され、これによって有効シンボルのみとなる。

【0035】この有効シンボルのみとなった情報はP/F部54によって高速離散フーリエ変換され、各サブキャリアリアに対応したパラレルの受信データに変換される。最後に、このパラレル受信データはP/S変換部55によって所望のシリアル受信データ（現素子シンボルデータ）に変換される。

【0036】ここで、カードタイプバーカル除去部53は、特にF/F/T部54等の創作タイプミング決定のための入力に基づきQ信号から相対自ずらタイプミング決定部56、相対自ずら処理部57並びにシンボルタイミング同期部58を通じて生成される。また、A/D変換機増設部59は、図22aのサンプリングタイミングは、タイムセグメント52a、52bのサンプリングタイミングは、タイムセグメント52cを通じて同期部59、D/A変換機60、VCO61などを通じて同期部59、

【0037】以下に、これらの構成と動作を詳細に説明する。まず、シンボルタイミング同期に依る部分について説明する。図2はシンボルタイミング56の部分を示すブロック図である。この同期信号計数器56では、入力された1及びQ信号から、有効シンボル長延延器56-1、a、56-1bにより、それぞれ有効シンボル長NTだけ遅延した信号1'、Q'が生成される。これらの遅延された信号1'、Q'はそれぞれ乗算器56-2a、56-2bと乗算器56-2dに供給され、遅延された元の1、Q信号と乗算する。ここで、乗算器56-2aの入力 u_{1a} は1と1'の値であり、乗算器56-2bの入力 u_{1b} はQとQ'の値であり、また、乗算器56-2cの入力 u_{1c} は1とQ'の値であり、乗算器56-2dの入力 u_{1d} はQと1'の値である。

【0038】続いて、加算器563により u_{11} と u_{10} の和が計算される。この出力は移動平均処理部564に入力され、ガードインテンパル長 N_T にわたる移動平均が計算される。 $S_{11} + S_{10}$ として出力される。一方、加算器563dにより u_{11} と $-u_{10}$ の和が計算される。この出力は移動平均処理部564に入力され、ガードインテンパル長 N_T にわたる移動平均が求められ、 $S_{11} - S_{10}$ として出力される。

【0039】いま、周波数要素5)において、キャリア6)からの周波数偏差がないと仮定すると、相関信号計算部5)は、 $S_{in} + S_{out}$ が図16(c)に示したようなほぼ三角形のピーク信号を示し、 $S_{in} - S_{out}$ は(図示されていないが)大きなピークを示さない雑音信号となる。しかしながら、周波数偏差があると、 $S_{in} + S_{out}$ のピークが信号の向きになったり、あるいは、 $S_{in} + S_{out}$ の信号が雑音信号型ととなり、反対に、 $S_{in} - S_{out}$ が大きなピークを示すような現象が現れる。

5911の中心が一致したと仮定する。すなわち、FIRフィルタ5911の出力がシンボリックタイミング同期部58の同期相定が完了した後、タイミング同期部59を動作させるようにしている。すなわち、シンボリックタイミング同期部58から出力されるシンボリックタイミング同期部59の中心にあるとする。

【0068】このとき、変調側と復調側でタイミング周波数が一致しているとする、図8(a)に示す通り、現在のOFDMシンボルの受信に際しては、相違ビークがF1リアルタ5911の中心に位置し、それらを中心にはない。そのため、シンボルタイミング同期信号にて保持されるF1リアルタ5911の出力、すなわち、タイミング周波数オフセット検出部5911の出力は40となる。

(0075) ように、ピーク位置検出部5911で入力された

【0075】これは、ピーク位置検出が完了していない状態では、正しくないピーク位置に於けるタイミング周波数サブセット検出部591が全一語ったタイミング周波数サブセット信号を出力する一機能があり、これを防ぐためである。

【0070】例えば、その出力は正となる。

【0071】逆に、もし、復調変調のタイミング周波数が受信側周波数のそれより遅くなると、図8(c)に示すように、荷かづつ相同期信号のピーク位置がオフセットとなる。このオフセットは、 b_1 の添え字1の正の方向へずれていき、その量は負となる。いずれの場合も、そのずれ量が大きいほど出力の絶対値が大きくなるため、この出力値をタイミング

【0077】そこで、上記のようにシンボルタイミングの同期細線がなされていない状態では、タイミング周波数調整部592の出力信号を一定に保持することにより、不用意なタイミングずれを抑制することができる。

【0078】さらに、図3に示した実施の形態とは異なる、スペクトル強調フィルタ581の別の構成例を図9に示す。このスペクトル強調フィルタ581は、互逆時制変が(N+Nr)Tである広帯域シンボル延延メモリ5815a、5815b、加算器5816a、5816b、セレクタ5817及びタイマ部5818から構成されている。

【0079】伝送シンボル遅延より5815aと加算器5816aは、図3に示されるスペクトル強調フィルタの周波数と同様にIIRフィルタをなし、出力信号と遅延した伝送シンボルを出力する。また、伝送シンボル遅延より5815bと加算器5816bについても同様にIIRフィルタをなし、相関信号Bを出力する。

【0080】それぞれの11RフィルタはMシンボル分の成分動作毎に相順信号A、Bを出力する。但し、互いに出力相はM/2シンボル時間だけずれるようにする。これらの2つの出力はM/2シンボル時間毎にその出力がセレクトクタ5817により交互に選択され、選択された出力は選択後その伝送シンボルが基メモリ5815aまたは5815b)のメモリ内容が0にリフレッシュすることになる。

【0073】また、本発明におけるタイミグ周波数調整装置でのそれに同調させることができる。

【0073】また、本発明におけるタイミグ周波数調整装置591の構成は、本発明におけるスベクトル強調フィルタ581やピーク位置安定化部583を有さない従来のシンボルタイミグ周波数調整装置を用いる場合においても、タイミグ周波数調整オフセットを抽出することになる。

【0074】次に、シンボルタイミング同期部58とタイミング周波数同期部59の動作順序について説明する。つまり、メモリフレッシュ信号A及びBも相読信号A、Bの出力に対応して、M/2シンボル時間だ

けその位相がずれている。尚、ここでは、簡単なため M を偶数としているが、奇数の場合は $(M-1)/2$ と $(M+1)/2$ に分けられよい。

【0081】上記シレクタ5817における相四信号A、Bの逆相信号及びメモリフリップフレッシュ信号A、Bはタイマ部5818にて発生される。図10(a)～(d)に、それぞれ図8とした場合のタイマ部5818から出力される逆相信号A、メモリフリップフレッシュ信号A、B、さらに当該マクロセル強調フィルタ5818の出力信号のタイム波形を示す。

【0082】同図からわかるように、セレクトダ5817
によって相四番号A、Bが選択されるタイミン
グ及びメモリ5815a、5815bをリフレッシュするタイ
ミングは、互いにM/2(=4)シンボル分だけずれてい
る。

【0083】このように動作させることにより、先の信成例と同じ程度にスベクトルの強調された相関ピークに付号を、その2倍の程度であるM/2伝送シンボル毎に付用することができ、先の相成例で示したスベクトル強調フィルタよりも安定したピーク位置検出を行うことができる。

【0084】この考え方を発展させると、1つのIIRフィルタにてMシンボル毎の半分を行う場合（Mシンボル毎にその出力を使用する場合）には、最大個のIIRフィルタを並列使用し、1シンボル分ずつソフトしたタイミングにてその出力を選択すればよい。これにより、スペクトルの強調された相間ピーク信号を毎シンボルごとに使用することができるようになり、ピーク位置抽出をさらに容易に行うことができる。

【0085】したがって、上記構成による第1の実施の形態におけるOFDM復調装置は、従来装置に比して、より安定したタイミング同期を行い、OFDM信号をより安定に復調することができる。

【0086】次に、本発明に係る第2の実施形態におけるOFDM伝搬方式について説明する。図11は、本発明に係る第2の実施形態におけるOFDM伝搬方式の構成を示すブロック図である。図11において、周波数変換部51、A/D変換部52a、52b、ガード53、インターバル除去部53、FFT部54、P/S変換部55、相関信号処理部56、シンボルタイミング同期部57、タイミミング同期部58、周波数同期部59、D/A変換部60、VCO61は、図1に示した第1の実施形態と同様である。

【0087】図11に示すOFDM復調装置は、図1に示した構成に加えて、乗算器71、教相御発振器(NCO)72、周波数制御部73、周波数オフセット検出部74、しきい値判定部75、相関信号処理部76から構成されている。

【0088】ここで、相関信号処理部76は、図1に示した相関信号処理部57の構成と同様に、 $S_{ii} + S_{eq}$ 及

す $S_{iq} - S_{qi}$ の絶対値を計算する絶対値演算部 (a b s) 761a、761b と、その出力の加算を行う加算器 762c を備え、さらに加算器 762 の出力と相四符号演算器 56 から出力される $S_{ij} + S_{ji}$ とをきい積判定部 75 の判定結果に基づいて選択的に出力する出力倍率スイッチ 763 を備えている。

【0089】複素乗算部71、相関信号計算部56、周波数オフセット検出部74、周波数制御部73並びにNC072は、全体で周波数同期制御（AFC）動作を行うものである。

【0090】すなわち、周波数オフセット抽出部74は、
相関信号計算部56からの出力 S_{11} と S_{21} 並びに S_{10} －
 S_{20} を入力とし、周波数変換部51などにより生成した周
波数オフセットを伝送シンボル毎に計算し、周波数オフ
セット73へ出力する。周波数抽出部73はこの周波数オフ
セット73を用いることで、NCOT2への入力信号を制
御し、NCOT2の出力である直交波の発振周波数を制
御する。乗算乗算器71は、このNCOT2の出力
をA/D変換部52へ、5ビットの出力に束ねること、この周
波数の周波数オフセットを指示するものである。この周
波数の周波数オフセット抽出部74の出力は同時にきい値判定
部75へも出力される。

【0091】本第2の実施形態では、この周波数オフセット検出部74の出力例により、相関信号制御部76における信号処理方法が切り替えられるものである。つまり、しきい値閾値部75において、その入力1の絶対値があるしきい値（例えばOFDMキャリア間隔の1%）以上になると、相関信号処理部76の切り替えスイッチ76-3を相関信号の絶対値 $|S_{11} + S_{21} + S_{31} + S_{41} - S_{51}|$ （図1-1における下欄）に設定し、前記入力1の絶対値がそのしきい値以下のとき（あるいは、一定時間以上3を $S_{11} + S_{21}$ （図1-1における上欄）欄に設定するもの）である。

【0092】一般に、周波数オフセット Δf がある場合には、相関係数計算部50の出力である $S_{ii}+S_{ij}$ 及び $S_{ii}-S_{ij}$ はそのピークの正負及び大きが、その周波数オフセット Δf に依存する($\Delta f \propto \arctan$) ($S_{ii}-S_{ij}$) / ($S_{ii}+S_{ij}$) である。このため、周波数同期が捕捉される前では、相関係数 $S_{ii}+S_{ij}$ と S_{ij} と $S_{ii}-S_{ij}$ とそれぞれ絶対値相| $S_{ii}+S_{ij}$ |+| S_{ij} |+| $S_{ii}-S_{ij}$ |を利用して、ピーク検出を行う。

【0093】しかしながら、周波数オフセットが(1)に近くなった状態では、 $S_{11} + S_{qp}$ のみに方向性のピークが現れるため、絶対値を利用するの必要がなく、また、 $S_{10} - S_{qp}$ を利用するの必要もなくなる。特に、相関信号の絶対値をとった信号 ($S_{11} + S_{m1}$ や $S_{10} - S_{m1}$) 成分では、スペクトル強調フィルタ 581 の出力が、雑音成分などによって大きな偏流ノイズ等を含むようになる場合がある。

【0094】そこで、本第2の実施の形態である図11のOFDM復調装置においては、周波数同期制御がほぼ完了した時点で、切り替えスイッチ763を上記の通り制御して、相関信号の絶対値和 $|S_{ii} + S_{ii}^*| + |S_{iq} - S_{iq}^*|$ から絶対値をとらない $S_{ii} + S_{ii}^*$ のみをスペクトル周波数フィルタ581に供給するように切り替える。これにより、上記の不要な直交偏差バイアス等が生じないように、ピーク位置検出部(582)の動作特性を良好にすることができるようになる。

【0095】尚、他の部分の動作並びに動作は、第1の実施の形態に示されるOFDM復調装置と同様である。また、スペクトル周波数フィルタ581は、図3に示される第1の構成例、図9に示される第2の構成例のいずれでもよい。さらに、その周波数対振利特性が、図4に示されるような、基本周波数 $1/(N+Ng)$ のT₁及びその高調波を通過させる特性を持つならば、FIR型のフィルタである必要はなく、FIR型でも有効である。

【0096】また、第2の実施の形態におけるOFDM復調装置の周波数オフセット検出部には、相関信号を利用するものを例示したが、もちろん他の構成による周波数オフセット検出手段を用いてもよい。

【0097】また、図1、図11に示した各実施の形態の構成においては、571a、571b、761a、761bを絶対値計算部としたが、これを絶対値の n 乗($n>0$)と置き換えてもほぼ同様の効果が得られる。その一例として、 $n=2$ の場合の2乗演算があげられる。

【0098】さらに、本発明の実施の形態では、ベースバンド部に周波数変換された I 、 Q 信号を A/D 変換してデジタルのベースバンド信号を得る場合を対象としたが、RF帯やIF帯において、 A/D 変換された信号をデジタル信号処理にて周波数変換し、デジタルのベースバンド信号を得る場合にも本発明は適用できる。その他、本発明は、種々の変形が可能であるといえる。

【0099】
【発明の効果】以上のように、本発明によれば、タイミング周波数同期並びにシンボルタイミング同期を正確に安定に行うことができ、OFDM信号を雑音下でも正しく復調できるOFDM復調装置を提供することができる。

【図面の簡単な説明】

【図1】 本発明に係る第1の実施の形態におけるOFDM復調装置の構成を示すブロック図。
【図2】 図1に示すOFDM復調装置の相関信号処理部の具体的な構成を示すブロック図。
【図3】 図1に示すOFDM復調装置のスペクトル周波数フィルタの第1の具体的な構成を示すブロック図。
【図4】 図3に示すスペクトル周波数フィルタ(11

Rフィルタ)の周波数対振利特性を示す特性図。

【図5】 図3に示すスペクトル周波数フィルタの動作を説明するためのタイミング図。

【図6】 図1に示すOFDM復調装置のピーク位置安定化部の具体的な構成を示すブロック図。

【図7】 図1に示すOFDM復調装置のタイミング周波数オフセット検出部の具体的な構成を示すブロック図。

【図8】 図7に示すタイミング周波数オフセット検出部の動作を説明するためのタイミング図。

【図9】 図1に示すOFDM復調装置のスペクトル周波数フィルタの第2の具体的な構成を示すブロック図。
【図10】 図9に示すスペクトル周波数フィルタの動作を説明するためのタイミング図。

【図11】 本発明に係る第2の実施の形態におけるOFDM復調装置の構成を示すブロック図。

【図12】 従来の技術を説明するためのOFDM放送シンボルの構成を示す構成図。

【図13】 従来のOFDM復調装置の構成を示すブロック図。

【図14】 従来のOFDM復調装置の構成を示すブロック図。

【図15】 従来のOFDM復調装置に用いられるシンボルタイミング同期部の構成を示すブロック図。

【図16】 従来のOFDM復調装置に用いられる相関器の入力信号とその相関出力信号の関係を説明するためのタイミング図。

【符号の説明】

- 11...S/P変換部
- 12...IFFT部
- 13...ガードインターバル付加部
- 14a、14b...D/A変換部
- 15...周波数変換部
- 16...基本タイミング発生部
- S...伝送シンボル
- S1...ガードインターバル
- S2...有効シンボル
- 21...周波数変換部
- 22a、22b...A/D変換部
- 23...ガードインターバル除去部
- 24...FFT部
- 25...P/S変換部
- 26...シンボルタイミング同期検出部
- 31、32...遅延回路
- 33、34...相関器
- 35...ガードタイミング抽出回路
- 36、37...2乗回路
- 38...加算器
- 39...LPF
- 40...ピーク抽出回路

41...判定回路

42...フライホイール回路

51...周波数変換部

52a、52b...A/D変換部

53...ガードインターバル除去部

54...FFT部

55...P/S変換部

56...相関信号計算部、561a、561b...有効シン

ボル長遅延部、562a~562d...乗算器、563

a、562b...加算器、564a、564b...移動平均

計算部

57...相関信号処理部、572...加算器、571a、5

71b...絶対値計算部

58...シンボルタイミング同期部、581...スペクトル

強調フィルタ、5811...伝送シンボル遅延メモリ、5

812...加算器、5813...スイッチ、5814...タイ

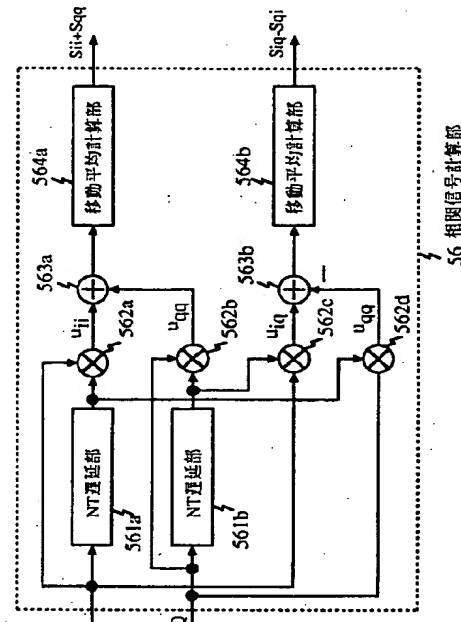
マデ部、5815a、5815b...伝送シンボル遅延メモ

リ、5816a、5816b...加算器、5817...セレ

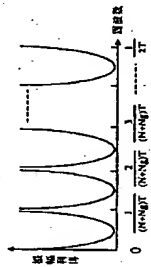
クタ、5818...タイマ部、582...ピーク位置検出

部

【図2】



【図4】



【図6】

